

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

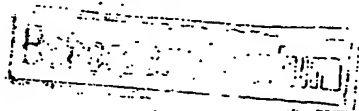
51 Int. Cl. 3 = Int. Cl. 2

Int. Cl. 2:

H 03 K 13/34

19 BUNDESREPUBLIK DEUTSCHLAND

DEUTSCHES PATENTAMT



DE 28 45 385 A 1

11

# Offenlegungsschrift 28 45 385

21

Aktenzeichen:

P 28 45 385.2

22

Anmeldetag:

18. 10. 78

43

Offenlegungstag:

30. 4. 80

30

Unionspriorität:

32 33 31

54

Bezeichnung:

Schaltungsanordnung zur Einphasung eines Codesicherungssystems

71

Anmelder:

Siemens AG, 1000 Berlin und 8000 München

72

Erfinder:

Markwitz, Wernhard, Dipl.-Ing., 8000 München

56

Für die Beurteilung der Patentfähigkeit in Betracht zu ziehende Druckschriften:

DE-AS 21 63 105

DE-AS 20 62 907

DE-AS 14 49 334

DE-OS 21 29 328

CH-Z: Elektroniker, 15. Jg., 1976, S. EL 1 bis EL 5, Nr 7

DE 28 45 385 A 1

Patentansprüche

1. Schaltungsanordnung zur Einphasung eines Codesicherungs-  
systems, dem eine mit einem rekurrenten Code codierte Nach-  
5 richt zugeführt wird und die abwechselnd aus je einem In-  
formationsbit bzw. Paritätsbit besteht, wobei zwei Syndro-  
me erzeugt werden, von denen jeweils eines zur Korrektur  
der Nachricht herangezogen wird, d a d u r c h g e -  
k e n n z e i c h n e t, daß ein gegebenenfalls in Vor-  
10 wärtsrichtung oder Rückwärtsrichtung zählender Zähler (Z1)  
vorgesehen ist, daß der Zähler (Z1) bei Übereinstimmung  
bzw. bei Nichtübereinstimmung der beiden Syndrome (S1,  
S2) gesperrt bzw. freigegeben wird, daß in Abhängigkeit  
15 richtung oder die Rückwärtsrichtung eingestellt wird und  
bei Erreichen eines vorgegebenen ersten oder zweiten Zäh-  
lerstandes ein entsprechendes Zählerstandssignal (ZSS1  
oder ZSSO) abgegeben wird, welches das richtige Syndrom  
signalisiert, daß eine mit dem Zählerstandssignal (ZSS1,  
20 ZSSO) gesteuerte Kippstufe (K) vorgesehen ist, die mit  
einem Schaltsignal (SS) das zuletzt als richtig angesehe-  
ne Syndrom signalisiert und daß mit Hilfe des Schaltsi-  
gnals (SS) das richtige Syndrom zur Korrektur der Nachricht  
herangezogen wird (Fig. 3 bis 6).

25

2. Schaltungsanordnung nach Anspruch 1, d a d u r c h  
g e k e n n z e i c h n e t, daß eine Paritätsstufe (PA6)  
vorgesehen ist, der die beiden Syndrome (S1, S2) zugeführt  
werden und die ein Paritätssignal abgibt, daß ein UND-Glied  
30 (U1) vorgesehen ist, dessen Eingängen einerseits das Pari-  
tätssignal und andererseits Zählimpulse, vorzugsweise ein  
Bittaktsignal (T) zugeführt werden und dessen Ausgang an  
einen Zähleingang (ze) des Zählers (Z1) angeschlossen ist,  
und daß das eine der beiden Syndrome (S2) einem Zählrich-  
35 tungseingang (zr) des Zählers (Z1) zugeführt wird und die

030018/0215

ORIGINAL INSPECTED

Vorwärtsrichtung bzw. die Rückwärtsrichtung des Zählers (Z1) in Abhängigkeit vom Binärwert des Syndroms (S2) eingestellt wird (Fig. 3).

5 3. Schaltungsanordnung nach Anspruch 1, d a d u r c h  
g e k e n n z e i c h n e t, daß eine erste höhere Zähl-  
folgefrequenz bzw. eine zweite niedrigere Zählfolgefrequenz  
des Zählers (Z1) in Abhängigkeit vom Binärwert des einen  
der beiden Syndrome (S2 bzw. S1) und in Abhängigkeit vom  
10 Schaltsignal (SS) derart eingestellt ist, daß bei Binär-  
werten (1 bzw. 0) - die eine Zählung in Richtung des zu-  
letzt erreichten ersten oder zweiten Zählerstandes bewir-  
ken - die erste Zählfolgefrequenz (2T) eingestellt ist,  
wogegen bei Binärwerten (1 bzw. 0) - die eine Zählung ent-  
15 gegengesetzt der Richtung des zuletzt erreichten ersten  
oder zweiten Zählerstandes bewirken - die zweite Zählfol-  
gefrequenz (T) eingestellt ist (Fig. 4 bzw. 6).

4. Schaltungsanordnung nach Anspruch 2 und 3, d a d u r c h  
20 g e k e n n z e i c h n e t, daß eine Schaltstufe (ST4,  
SW4) vorgesehen ist, die in Abhängigkeit von den Binärwer-  
ten eines weiteren Schaltsignals (ss) je eine erste bzw.  
zweite Schaltstellung einnimmt, in der Zählimpulse der  
höheren bzw. niedrigeren Zählfolgefrequenz über das UND-  
25 Glied (U1) dem Zähler (Z1) zugeführt werden und daß eine  
Logikschaltung (LOG) vorgesehen ist, die bei ungleichen  
Binärwerten der beiden Syndrome (S1, S2) einen ersten bzw.  
zweiten Binärwert des weiteren Schaltsignals (ss) abgibt,  
falls die Binärwerte des dem Zähler (Z1) zugeführten Syn-  
30 droms (S2 bzw. S1) und des Schaltsignals (SS) gleich bzw.  
ungleich sind (Fig. 4 bzw. 6).

SIEMENS AKTIENGESELLSCHAFT  
Berlin und München

Unser Zeichen

VPA

78 P 2 3 9 3 BRD

5 Schaltungsanordnung zur Einphasung eines Codesicherungs-  
systems.

Die Erfindung bezieht sich auf eine Schaltungsanordnung  
zur Einphasung eines Codesicherungssystems, dem eine mit  
10 einem rekurrenten Code codierte Nachricht zugeführt wird  
und die abwechselnd aus je einem Informationsbit bzw. Pa-  
ritätsbit besteht, wobei zwei Syndrome erzeugt werden, von  
denen jeweils eines zur Korrektur der Nachricht herangezo-  
gen wird. Diese Schaltungsanordnung bezweckt die Gewährlei-  
15 stung des Gleichlaufs einer Sende- und einer Empfangsein-  
richtung des Codesicherungssystems.

Bekannte Schaltungsanordnungen haben den Nachteil, daß sie  
ab einer bestimmten Störintensität nicht in allen Fällen  
20 den Gleichlauf der Sende- und der Empfangseinrichtung ge-  
währleisten können. Dieser Sachverhalt wird im folgenden  
anhand der Figuren 1 und 2 erläutert.

Fig. 1 zeigt schematisch Teile einer Sendeeinrichtung und  
25 insbesondere das Schieberegister SR1, die Paritätsstufe

Wdb 1 Ram /9.10.1978

030018/0215

PA1 und den Schalter SW1. Die zu übertragende Nutzinformation wird aus einer Folge von Informationsbits I gebildet, die seriell in das Schieberegister SR1 eingegeben wird.

Zwecks einfacher Darstellung sind nur fünf Zellen dieses

- 5 Schieberegisters eingezeichnet, wogegen in der Praxis hunderte derartiger Zellen vorgesehen sein können. Es wird angenommen, daß die Informationsbits bitweise mit dem Bittakt T von einer Zelle zur anderen weitergeschoben werden. Die Ausgänge einiger der Zellen des Schieberegisters sind
- 10 an die Eingänge der Paritätsstufe PA1 angeschlossen, die in Abhängigkeit von den Binärwerten der Informationsbits jeweils ein Paritätsbit P erzeugt. Der Schalter SW1 wird mit dem Bittakt T derart betrieben, daß abwechselnd in
- 15 Schalterstellung 1 je ein Informationsbit und in Schalterstellung 0 je ein Paritätsbit abgegeben wird. Diese Folge IPIP wird in nicht näher dargestellter Weise zur Empfangseinrichtung übertragen, die in Fig. 2 dargestellt ist.

- Der in Fig. 2 dargestellte Schalter SW2 wird mit dem Bittakt geschaltet, so daß er zeitlich nacheinander seine
- 20 Schalterstellungen 0 und 1 einnimmt. Je nach der Einphasung werden von der empfangenen Bitfolge IPIP die Informationsbits I entweder in das Schieberegister SR2 oder SR3 eingespeichert. Die Paritätsbits P gelangen dann in das andere
- 25 der beiden Schieberegister. Im vorliegenden Fall wurde angenommen, daß die Informationsbits I seriell dem Schieberegister SR2 und die Paritätsbits P seriell dem Schieberegister SR3 zugeführt werden. Mit Hilfe der Paritätsstufe PA2 wird das Paritätssignal P1 gewonnen, das dem in den
- 30 Figuren 1 und 2 eingezeichneten Paritätssignal P entspricht. Mit Hilfe der Paritätsstufe PA3 werden die beiden Signale P und P1 miteinander verglichen und es wird das Syndrom S1 gewonnen, das mit  $S1=0$  keinen Fehler und mit  $S1=1$  einen Fehler signalisiert.

35

030018/0215

ORIGINAL INSPECTED

In ähnlicher Weise wird mit Hilfe der Paritätsstufe PA4 das Paritätssignal P2 gewonnen und mit Hilfe der Paritätsstufe PA5 wird im Vergleich mit dem jeweiligen Informationsbit I das zweite Syndrom S2 gewonnen. Dieses zweite Syndrom  
 5 signalisiert mit  $S2=0$  ebenfalls keinen Fehler und mit  $S2=1$  einen Fehler. Welches der beiden Syndrome S1, S2 das richtige Syndrom ist und tatsächlich die Fehler der Informationsbits I signalisiert, ist zunächst nicht bekannt.

10 Um das jeweils richtige Syndrom zu ermitteln, wird mit Hilfe der Syndromkorrekturstufe SYNK das Schaltsignal SS gewonnen, das mit Hilfe der Steuerstufe ST die Schalter SW3 und SW4 steuert. Mit dem Schaltsignal  $SS=1$  nehmen die beiden Schalter SW3 und SW4 ihre 1-Schalterstellungen ein,  
 15 wogegen sie mit dem Schaltsignal  $SS=0$  ihre 0-Schalterstellungen einnehmen. Bei den voll eingezeichneten Schalterstellungen 1 werden die Informationsbits I in das Schieberegister SR2 eingegeben und die verzögerten Informationsbits I' werden über den Schalter SW3 der Signalkorrekturstufe  
 20 SKOR zugeführt, wogegen das Syndrom S1 über den Schalter SW4 der Signalkorrekturstufe SKOR zugeführt wird. Über den Ausgang dieser Signalkorrekturstufe wird dann eine Folge von gegebenenfalls korrigierten Informationsbits weitergeleitet.

25 Die Syndromkorrekturstufe SYNK enthält den Zähler Z, dem über den Zähleingang ze die Bittaktimpulse T als Zählimpulse zugeführt werden. Die Steuerstufe ST5 steuert den Schalter SW5 derart, daß er mit dem Schaltsignal  $SS=1$  seine Schalterstellung 1 und mit dem Schaltsignal  $SS=0$  seine Schalterstellung 0 einnimmt. Je nach der Schalterstellung dieses  
 30 Schalters SW5 wird entweder das Syndrom S1 oder das Syndrom S2 dem Rücksetzeingang re des Zählers Z zugeführt, wobei angenommen wird, daß dessen Zählerstand mit einem 1-Signal  
 35 zurückgesetzt wird. Bei Erreichen eines vorgegebenen maxi-

malen Zählerstandes gibt der Zähler Z über den Ausgang max ein Signal an die Kippstufe K ab, die mit jedem dieser Signale in ihren jeweils anderen stabilen Zustand versetzt wird und über ihren Ausgang das Schaltsignal SS abgibt.

5

Hinsichtlich der Wirkungsweise der Syndromkorrekturstufe SYNK wird angenommen, daß die Schalter SW3, SW4, SW5 zunächst ihre voll dargestellten Schalterstellungen einnehmen und daß mit dem Schaltsignal  $SS=1$  das Syndrom S1 als das richtige Syndrom angesehen wird. In vielen Fällen wird unter diesen Voraussetzungen das Syndrom S2 mit  $S2=1$  einen Fehler signalisieren, so daß die Zählerstände des Zählers Z laufend zurückgesetzt werden und der maximale Zählerstand nicht erreicht wird. Es wird also über den Ausgang max kein Signal abgegeben, so daß die bistabile Kippstufe K ihre Lage nicht ändert und weiterhin das Schaltsignal  $SS=1$  abgibt.

10

15

Die Situation ändert sich, falls mehrmals mit dem Syndrom  $S2=0$  signalisiert wird, daß das Syndrom S2 richtig ist. In diesem Fall wird der Zähler Z nicht zurückgesetzt, so daß er seinen maximalen Zählerstand erreicht und über den Ausgang max ein Signal abgibt, welches die Kippstufe K in ihren anderen stabilen Zustand überführt und nunmehr das Signal  $SS=0$  abgibt. Die Steuerstufe ST bewirkt nun die O-Schalterstellungen der Schalter SW3 und SW4. Außerdem bewirkt die Steuerstufe ST5 die O-Schalterstellung des Schalters SW5, so daß die Schalter SW3, SW4 und SW5 ihre gestrichelt dargestellten Schalterstellungen einnehmen. Diese Arbeitsweise ist befriedigend, sofern tatsächlich das Syndrom S2 das richtige Syndrom ist.

20

25

30

Gelegentlich kann es vorkommen, daß durch längere Zeit hindurch alle Informationsbits und die zugeordneten Syndrome S1 und S2 jeweils O-Werte annehmen. Es wird wieder angenom-

35



men, daß die Schalter SW3, SW4, SW5 ihre voll dargestellten Schalterstellungen einnehmen. Da das Syndrom S2 voraussetzungsgemäß aus einer Folge von 0-Werten besteht, wird der Zähler Z nicht zurückgesetzt, so daß er seinen maximalen Zählerstand erreicht und über den Ausgang max ein Signal an die Kippstufe K abgibt. Kurz nach Erreichen des maximalen Zählerstandes wird automatisch der Anfangszählerstand eingestellt. In weiterer Folge nimmt die Kippstufe K ihren anderen stabilen Zustand ein und mit dem Signal SS=0 werden die gestrichelt dargestellten Schalterstellungen der Schalter SW3, SW4, SW5 eingestellt. Es wird also nunmehr angenommen, daß das Syndrom S2 das richtige Syndrom sei, was nicht unbedingt den Tatsachen entsprechen muß. In weiterer Folge werden die 0-Werte des Syndroms S1 dem Zähler Z zugeführt, wo sie keine Rückstellung des Zählerstandes bewirken, so daß der Zähler wieder seinen maximalen Zählerstand erreicht und über den Ausgang max ein Signal an die Kippstufe K abgibt. Die Kippstufe K ändert also wieder ihren Zustand und mit dem Signal SS=1 werden die Schalter SW3, SW4, SW5 wieder in ihre voll eingezeichneten Schalterstellungen gebracht. Es wird also wieder angenommen, daß das Syndrom S1 das richtige Syndrom ist. Auf diese Weise wird abwechselnd einmal das Syndrom S1 und dann das Syndrom S2 als richtig angesehen, was unter den gemachten Voraussetzungen im allgemeinen nicht zutreffend ist. Mit der anhand der Figuren 1 und 2 beschriebenen bekannten Codesicherungseinrichtung läßt sich also der Gleichlauf der sendeseitigen Einrichtung und der empfangsseitigen Einrichtung nicht bei allen Folgen von Informationsbits I mit Sicherheit aufrechterhalten.

Es sind mehrere Ausführungsformen der in Fig. 1 und 2 prinzipiell dargestellten Einrichtungen bekannt. Beispielsweise können die Schieberegister SR1, SR2, SR3 mit Hilfe von RAM-Speichern gebildet werden. Die Funktion der Schalter SW1,

030018/0215

- SW2 kann dann durch die Adressierung derartiger RAM-Speicher bewerkstelligt werden. Es ist auch grundsätzlich denkbar, den in Fig. 2 dargestellten Schalter SW2 durch eine Verzögerungseinrichtung derart zu ersetzen, daß die den
- 5 Schieberegistern SR2 und SR3 zugeführten Signale um eine ungeradzahlige Anzahl von Bits gegeneinander versetzt sind. Bei der praktischen Realisierung sind im allgemeinen auch Torschaltungen und Verzögerungseinrichtungen erforderlich, um zu gewährleisten, daß die einander zugeordneten Signale
- 10 P1 und P einerseits bzw. I und P2 andererseits zur Erzeugung der Syndrome S1 bzw. S2 herangezogen werden. Alle diese bekannten Einrichtungen haben aber den Nachteil, daß der Gleichlauf der Sende- und Empfangseinrichtungen bei speziellen Folgen von Informationsbits I nicht mit Sicherheit gewährleistet ist. Insbesondere dann, wenn beide Syn-
- 15 drome S1 und S2 während einer längeren Dauer keine Fehler signalisieren, ist die Aufrechterhaltung des Gleichlaufs problematisch.
- 20 Der Erfindung liegt die Aufgabe zugrunde eine Schaltungsanordnung zur Einphasung einer Codesicherungseinrichtung anzugeben, mittels der der Gleichlauf einer Sende- und Empfangseinrichtung rasch herstellbar und auch dann aufrechterhalten wird, falls beide Syndrome während einer längeren
- 25 Dauer keine Fehler signalisieren.
- Die der Erfindung zugrundeliegende Aufgabe wird dadurch gelöst, daß ein gegebenenfalls in Vorwärtsrichtung oder Rückwärtsrichtung zählender Zähler vorgesehen ist, daß der
- 30 Zähler bei Übereinstimmung bzw. bei Nichtübereinstimmung der beiden Syndrome gesperrt bzw. freigegeben wird, daß in Abhängigkeit von den Binärwerten eines der beiden Syndrome die Vorwärtsrichtung oder die Rückwärtsrichtung eingestellt wird und bei Erreichen eines vorgegebenen ersten oder zweiten
- 35 Zählerstandes ein entsprechendes Zählerstandssignal ab-

030018/0215

gegeben wird, welches das richtige Syndrom signalisiert, daß eine mit dem Zählerstandssignal gesteuerte Kippstufe vorgesehen ist, die mit einem Schaltsignal das zuletzt als richtig angesehene Syndrom signalisiert, und daß mit Hilfe  
5 des Schaltsignals das richtige Syndrom zur Korrektur der Nachricht herangezogen wird.

Die erfindungsgemäße Schaltungsanordnung ermöglicht eine schnelle Einphasung des Codesicherungssystems, weil die  
10 Einphasung nicht nur bei ungestörten Syndromen, sondern auch bei gestörten Syndromen vollzogen wird. Dies deshalb, weil der Zähler auch bei gestörtem Syndrom einen der beiden vorgegebenen Zählerstände erreicht, da das richtige Syndrom nur gelegentlich aufgrund der Störung fehlerhaft  
15 ist, wogegen das falsche Syndrom wesentlich häufiger auch aufgrund der Nachricht Fehler signalisiert. Insbesondere wird aus diesem Grunde eine Einphasung auch dann vollzogen, falls die Störungen dem weißen Rauschen gleichen. Im Gegensatz dazu benötigt die bekannte und in Fig. 2 dargestellte Schaltungsanordnung ungestörte Syndrome, da sonst  
20 der Zähler dauernd zurückgesetzt wird, ohne daß es zur Erzeugung des Schaltsignals kommt, welches das richtige Syndrom zur Einphasung heranzieht. Auch wenn beide Syndrome während einer längeren Dauer keine Fehler signalisieren,  
25 wird die Einphasung des Codesicherungssystems nicht in Frage gestellt, weil dann der Zähler seinen Zählerstand nicht verändert, so daß das bereits als richtig erkannte Syndrom auch weiterhin zur Einphasung herangezogen wird.

30 Zur rationellen Realisierung der Schaltungsanordnung ist es zweckmäßig, daß eine Paritätsstufe vorgesehen ist, der die beiden Syndrome zugeführt werden und die ein Paritäts-signal abgibt, daß ein UND-Glied vorgesehen ist, dessen Eingängen einerseits das Paritätssignal und andererseits  
35 Zählimpulse, vorzugsweise ein Bittaktsignal zugeführt wer-

den und dessen Ausgang an einen Zähl Eingang des Zählers  
angeschlossen ist, und daß das eine der beiden Syndrome  
einem Zählrichtungseingang des Zählers zugeführt wird und  
die Vorwärtsrichtung bzw. die Rückwärtsrichtung des Zählers  
5 in Abhängigkeit vom Binärwert des Syndroms eingestellt wird.

Falls besonders stark gestörte Nachrichten zu erwarten sind,  
ist es zweckmäßig, Ergebnisse, die ein als richtig erkannt-  
tes Syndrom bestätigen, mehrfach zu bewerten im Vergleich  
10 zu Ergebnissen, welche in die entgegengesetzte Richtung  
weisen. In diesem Zusammenhang ist es zweckmäßig, daß eine  
erste höhere Zählfolgefrequenz bzw. eine zweite niedrigere  
Zählfolgefrequenz des Zählers in Abhängigkeit vom Binärwert  
des einen der beiden Syndrome und in Abhängigkeit vom Schalt-  
15 signal derart eingestellt ist, daß bei Binärwerten - die  
eine Zählung in Richtung des zuletzt erreichten ersten oder  
zweiten Zählerstandes bewirken - die erste Zählfolgefrequenz  
eingestellt ist, wogegen bei Binärwerten - die eine Zählung  
entgegengesetzt der Richtung des zuletzt erreichten ersten  
20 oder zweiten Zählerstandes bewirken - die zweite Zählfolge-  
frequenz eingestellt ist.

Zur rationellen Realisierung einer derartigen Schaltungs-  
anordnung ist es günstig, daß eine Schaltstufe vorgesehen  
25 ist, die in Abhängigkeit von den Binärwerten eines weiteren  
Schaltsignals je eine erste bzw. zweite Schaltstellung ein-  
nimmt, in der Zählimpulse der höheren bzw. niedrigeren Zähl-  
folgefrequenz über das UND-Glied dem Zähler zugeführt wer-  
den und daß eine Logikschaltung vorgesehen ist, die bei  
30 ungleichen Binärwerten der beiden Syndrome einen ersten  
bzw. zweiten Binärwert des weiteren Schaltsignals abgibt,  
falls die Binärwerte des dem Zähler zugeführten Syndroms  
und des Schaltsignals gleich bzw. ungleich sind.

35 Im folgenden werden Ausführungsbeispiele der Erfindung an-

hand der Figuren 3 bis 6 beschrieben. In allen Figuren 1 bis 6 dargestellte gleiche Gegenstände sind mit gleichen Bezugszeichen bezeichnet. Es zeigen:

- Fig. 3 bzw. 5 ein erstes bzw. zweites Ausführungsbeispiel einer Syndromkorrekturstufe SYNK/1 bzw. SYNK/2, die anstelle der in Fig. 2 dargestellten bekannten Syndromkorrekturstufe SYNK verwendbar ist und die sich insbesondere dann auszeichnet, falls die Fehlerstruktur der Nachricht dem weißen Rauschen gleicht,
- 10 Fig. 4 bzw. 6 weitere Ausführungsbeispiele einer Syndromkorrekturstufe SYNK/2 bzw. SYNK/4, die sich insbesondere dann bewährt, falls mit einer stark gestörten Nachricht zu rechnen ist.
- 15 Fig. 3 zeigt einen in Vorwärtsrichtung und gegebenenfalls in Rückwärtsrichtung zählenden Zähler Z1. Über den Zähl Eingang ze werden Zählimpulse zugeführt. Dem Zählrichtungseingang zr wird das Syndrom S2 zugeführt. Falls der Zähler Z1 überhaupt Zählimpulse erhält, wird mit dem Syndrom S2=1 eine Zählung in Vorwärtsrichtung und mit dem Syndrom S2=0 eine Zählung in Rückwärtsrichtung erzielt. Falls der Zähler vorwiegend in Vorwärtsrichtung zählt, wird ein vorgegebener erster Zählerstand erreicht und es wird über einen Ausgang des Zählers das erste Zählerstandssignal ZSS1 abgegeben.
- 25 Dieses erste Zählerstandssignal ZSS1 ergibt sich also dann, wenn mit dem Syndrom S2=1 vorwiegend Fehler signalisiert werden. Das erste Zählerstandssignal ZSS1 signalisiert somit die wahrscheinliche Richtigkeit des ersten Syndroms S1.
- 30 Falls der Zähler mit S2=0 überwiegend in Rückwärtsrichtung zählt, ergibt sich ein zweiter vorgegebener Zählerstand und es wird über einen zweiten Ausgang des Zählers das zweite Zählerstandssignal ZSS0 abgegeben. Wenn also mit
- 35 dem Syndrom S2=0 überwiegend das Syndrom S2 als richtig

030018/0215

- 12 -

- 10 -

VPA

78 P 2 3 9 3 BRD

erkannt wird, dann ergibt sich der zweite Zählerstand ZSSO. Das erste Zählerstandssignal ZSS1 signalisiert, daß das erste Syndrom S1 richtig ist und das zweite Zählerstandssignal ZSSO signalisiert, daß das zweite Syndrom S2 richtig ist.

Die beiden Syndrome S1 und S2 werden der Paritätsstufe PA6 zugeführt, die nur dann ein 1-Signal abgibt, falls die beiden Syndrome verschieden sind. Mit Hilfe des UND-Gliedes U1 werden dem Zähler Z1 nur dann Zählimpulse T zugeführt, wenn gleichzeitig vom Ausgang der Paritätsstufe PA6 ein 1-Signal abgegeben wird und somit die beiden Syndrome S1 und S2 verschieden sind. Der Zähler Z1 wird also bei Übereinstimmung bzw. bei Nichtübereinstimmung der beiden Syndrome S1, S2 durch Sperre bzw. Freigabe der Zählimpulse ebenfalls gesperrt bzw. freigegeben. Es wäre grundsätzlich denkbar, mit dem von der Paritätsstufe PA6 abgegebenen Paritätssignal den Zähler Z1 in anderer Weise zu sperren bzw. nicht zu sperren.

Die bistabile Kippstufe K wird mit dem ersten bzw. zweiten Zählerstandssignal ZSS1 bzw. ZSSO gesteuert. Während der Dauer eines ersten bzw. zweiten stabilen Zustandes der Kippstufe K gibt diese Kippstufe das Schaltsignal SS=1 bzw. SS=0 ab. Wenn sich die Kippstufe K in ihrem ersten Zustand befindet, dann signalisiert das Schaltsignal SS=1, daß der Zähler Z1 zuletzt den ersten Zählerstand erreicht hat und über einen Ausgang das Zählerstandssignal ZSS1 abgegeben hat. Auch wenn mittlerweile in Rückwärtsrichtung gezählt wurde, wird weiterhin das Schaltsignal SS=1 abgegeben. Falls der erste Zählerstand erneut erreicht wird und wieder das erste Zählerstandssignal ZS1 abgegeben wird, dann wird dadurch der Zustand der Kippstufe nicht geändert und es wird weiterhin das Schaltsignal SS=1 abgegeben. Falls jedoch der Zähler längere Zeit in Rückwärtsrichtung

030018/0215

betrieben wird und bei Erreichen des zweiten Zählerstands das zweite Zählerstandssignal ZSSO abgegeben wird, dann ändert die Kippstufe K ihren Zustand und gibt das Schaltsignal  $SS=0$  ab. Damit wird signalisiert, daß zuletzt das Zählerstandssignal ZSSO abgegeben wurde. Dieser zweite Zustand der Kippstufe und das Schaltsignal  $SS=0$  bleiben solange erhalten, bis erneut mit dem Zählerstandssignal ZSS1 wieder der andere Zustand der Kippstufe eingestellt wird.

10

Hinsichtlich der Wirkungsweise der in Fig. 3 dargestellten Schaltungsanordnung sind zunächst die beiden Fälle zu betrachten, bei denen beide Syndrome übereinstimmen. Mit  $S1=S2=0$  oder mit  $S1=S2=1$  kann der Zählerstand des Zählers Z1 nicht geändert werden und in weiterer Folge bleibt auch der bereits eingestellte Zustand der Kippstufe K und das Schaltsignal SS erhalten. Falls unter diesen Voraussetzungen die Kippstufe K das Schaltsignal  $SS=1$  abgibt, dann bewirkt die in Fig. 2 dargestellte Steuerstufe ST die voll dargestellten Schalterstellungen der Schalter SW3 und SW4. In diesem Fall wird das Syndrom S1 als das richtige Syndrom angesehen und zur Signalkorrektur herangezogen. Falls aber das Schaltsignal  $SS=0$  abgegeben wurde, dann wird dieses Schaltsignal während der Gleichheit der beiden Syndrome nicht geändert; es werden die in Fig. 2 gestrichelt dargestellten Schalterstellungen der Schalter SW3 und SW4 eingestellt und es wird das Syndrom S2 als das richtige Syndrom angesehen.

30 Mit  $S1=1$  und  $S2=0$  zählt der Zähler in Rückwärtsrichtung, bis er seinen zweiten vorgegebenen Zählerstand erreicht und das zweite Zählerstandssignal ZSSO abgibt. Mit der Abgabe des Zählerstandssignals ZSSO wird signalisiert, daß das Syndrom S2 wahrscheinlich als richtig und das Syndrom S1 wahrscheinlich als falsch anzusehen ist. Mit dem

030018/0215

Schaltsignal  $SS=0$  wird das richtige Syndrom  $S2$  zur Signalkorrektur herangezogen.

5 Mit  $S1=0$  und  $S2=1$  zählt der Zähler  $Z1$  in Vorwärtsrichtung und bei Erreichen des vorgegebenen ersten Zählerstandes gibt er das Zählerstandssignal  $ZSS1$  ab. In diesem Fall wird das Syndrom  $S1$  als richtig und das Syndrom  $S2$  als falsch angesehen und mit dem Schaltsignal  $SS=1$  wird das richtige Syndrom  $S1$  zur Signalkorrektur herangezogen.

10 Fig. 4 zeigt zusätzlich zu den bereits erwähnten Bauteilen die Logikschaltung LOG, den Schalter  $SW6$  und die Steuerstufe  $ST6$ . Mit Hilfe des Schalters  $SW6$  können dem Zähler Zählimpulse verschiedener Zählfolgefrequenz zugeführt werden.

15 Wenn der Schalter  $SW6$  seine 1-Schalterstellung einnimmt, dann werden die Zählimpulse  $2T$  zugeführt, welche die doppelte Impulsfolgefrequenz haben wie der Bittakt  $T$ , der bei der 0-Schalterstellung des Schalters  $SW6$  dem UND-Glied  $U1$  zugeführt wird. Die jeweilige Schalterstellung des Schalters  $SW6$  wird mit Hilfe der Steuerstufe  $ST6$  eingestellt und ist vom Signal  $ss$  abhängig. Mit dem Signal  $ss=1$  bzw. 0 wird die 1-Schalterstellung bzw. die 0-Schalterstellung des Schalters  $SW6$  eingestellt.

25 Die Logikschaltung LOG besteht bei vorliegendem Ausführungsbeispiel aus den Gliedern  $U2$ , NOR, OR und IN.

Die Wirkungsweise der Logikschaltung LOG ist aus der Tabelle 1 ablesbar. In der ersten Kolonne dieser Tabelle sind mit den Bezugszeichen 11 bis 14 die vier relevanten Fälle bezeichnet. Die zweite und dritte Kolonne bezieht sich auf die Syndrome  $S1$  bzw.  $S2$ . Die vierte Kolonne bezieht sich auf das Schaltsignal  $SS$  und die letzte Kolonne bezieht sich auf das Ausgangssignal  $ss$  der Logikschaltung LOG. Da dem Zähler  $Z1$  nur dann Zählimpulse zugeführt wer-



den, wenn die beiden Syndrome S1 und S2 ungleich sind, genügt es, die in der Tabelle 1 angegebenen Fälle 11 bis 14 zu diskutieren. Es ist also gleichgültig, welche Schalterstellung des Schalters SW6 mit dem Signal ss bei Gleichheit der beiden Syndrome S1 und S2 eingestellt wird.

	Fälle	S1	S2	SS	ss
	11	0	1	1	1
	12	1	0	1	0
10	13	0	1	0	0
	14	1	0	0	1

Tabelle 1

15 Im Fall 11 bewirkt das Syndrom  $S2=1$  eine Zählrichtung, die sich bereits bewährt hat, wie das Schaltsignal  $SS=1$  beweist. Es ist also zweckmäßig, insbesondere im Hinblick auf Störungen, diese Zählrichtung zu bevorzugen und mit dem Signal  $ss=1$  über den Schalter SW6 in der voll eingezeichneten Schalterstellung Zählimpulse relativ hoher Impulsfolgefrequenz dem Zähler zuzuführen.

Im Fall 12 stellt das Syndrom  $S2=0$  eine Zählrichtung ein, die von der bisher bewährten Zählrichtung abweicht, wie 25 das Schaltsignal  $SS=1$  beweist. Es ist zweckmäßig, diese abweichende Zählrichtung weniger zu bewerten, indem mit dem Signal  $ss=0$  bei der gestrichelt dargestellten Schalterstellung des Schalters SW6 Zählimpulse relativ niedriger Impulsfolgefrequenz dem Zähler zugeführt werden.

30 Im Fall 13 bewirkt das Syndrom  $S2=1$  eine Änderung der Zählrichtung, die von der bisher bewährten Zählrichtung abweicht, wie das Schaltsignal  $SS=0$  zeigt. Mit dem Signal  $ss=0$  werden daher bei der gestrichelt eingezeichneten Schalterstellung des Schalters SW6 Zählimpulse relativ geringer Impulsfolgefrequenz zugeführt.

030018/0215

Im Fall 14 bewirkt das Syndrom  $S2=0$  eine Änderung des Zählerstandes in jene Richtung, die sich bereits bewährt hat, wie das Schaltsignal  $SS=0$  beweist. Um diese Änderung des Zählerstandes in der bewährten Richtung zu bevorzugen, werden mit dem Signal  $ss=1$  bei der voll eingezeichneten Schaltung des Schalters SW6 Zählimpulse relativ hoher Impuls-  
 5 folgefrequenz zugeführt.

Fig. 5 zeigt die Syndromkorrekturstufe SYNK/3, die sich von der Fig. 3 nur durch eine Vertauschung der Syndrome S1 und S2 unterscheidet. Die Signale SS1 bzw. SSO signalisieren nun das richtige Syndrom S2 bzw. S1.  
 10

Fig. 6 zeigt die Syndromkorrekturstufe SYNK/4, die sich von der Fig. 4 nur durch eine Vertauschung der Syndrome S1 und S2 unterscheidet. Die Signale SS1 bzw. SSO signalisieren nun das richtige Syndrom S2 bzw. S1.  
 15

Die Wirkungsweise der Logikschaltung LOG ist aus der Tabelle 2 ablesbar.  
 20

Fälle	S1	S2	SS	ss
21	1	0	1	1
22	0	1	1	0
23	1	0	0	0
24	0	1	0	1

Tabelle 2

Da dem Zähler Z1 nur dann Zählimpulse zugeführt werden, wenn die beiden Syndrome S1 und S2 ungleich sind, genügt es, die in der Tabelle 2 angegebenen Fälle 21 bis 24 zu diskutieren. Es ist also gleichgültig, welche Schalterstellung des Schalters SW6 mit dem Signal ss bei Gleichheit der beiden Syndrome S1 und S2 eingestellt wird.  
 30  
 35

Im Fall 21 bewirkt das Syndrom  $S1=1$  eine Zählrichtung, die sich bereits bewährt hat, wie das Schaltsignal  $SS=1$  beweist. Es ist also zweckmäßig, mit dem Signal  $ss=1$  über den Schalter SW6 in der voll eingezeichneten Schaltstellung Zählimpulse relativ hoher Impulsfolgefrequenz dem Zähler zuzuführen.

Im Fall 22 stellt das Syndrom  $S1=0$  eine Zählrichtung ein, die von der bisher bewährten Zählrichtung abweicht, wie das Schaltsignal  $SS=1$  beweist. Es ist zweckmäßig, diese abweichende Zählrichtung weniger zu bewerten und Zählimpulse relativ niedriger Impulsfolgefrequenz dem Zähler zuzuführen.

Im Fall 23 bewirkt das Syndrom  $S1=1$  eine Änderung der Zählrichtung, wie das Schaltsignal  $SS=0$  zeigt. Mit dem Signal  $ss=0$  werden daher bei der gestrichelt eingezeichneten Schalterstellung des Schalters SW6 Zählimpulse relativ geringer Impulsfolgefrequenz zugeführt.

Im Fall 24 bewirkt das Syndrom  $S1=0$  eine Änderung des Zählerstandes in jene Richtung, die sich bereits bewährt hat, wie das Schaltsignal  $SS=0$  beweist. daher werden Zählimpulse relativ hoher Impulsfolgefrequenz zugeführt.

Die Logikschaltung LOG könnte auch in anderer Weise mit anderen logischen Bauteilen realisiert werden. Sie sollte aber derart aufgebaut sein, daß der Zähler Z1 Zählimpulse relativ hoher Impulsfolgefrequenz erhält, falls die Binärwerte des dem Zähler Z1 zugeführten Syndroms und des Schaltsignals SS gleich sind, wogegen der Zähler Z1 Zählimpulse relativ niedriger Impulsfolgefrequenz erhalten sollte, falls die Binärwerte des dem Zähler Z1 zugeführten Syndroms und des Schaltsignals SS ungleich sind. Dieser Sachverhalt ist direkt aus den Tabellen 1 und 2 ablesbar.

030018/0215

Mit dem Schaltsignal SS wird immer jenes Syndrom zur Korrektur der Nachricht herangezogen, das zuletzt als richtig signalisiert wurde. Wenn gemäß Fig. 3 und 4 das Syndrom S2 dem Zählrichtungseingang zr zugeführt wird, dann muß das Schaltsignal SS das Syndrom S1 als richtig signalisieren, falls zuletzt das Zählerstandssignal ZSS1 abgegeben wurde. Wurde unter dieser Voraussetzung das Zählerstandssignal ZSS0 zuletzt abgegeben, dann muß das Schaltsignal SS das Syndrom S2 als richtig signalisieren.

10

Falls jedoch gemäß Fig. 5 und 6 das Syndrom S1 dem Zählrichtungseingang zr zugeführt wird, dann muß das Schaltsignal SS das Syndrom S2 als richtig signalisieren, falls zuletzt das Zählerstandssignal ZSS1 abgegeben wurde. Wurde zuletzt das Zählerstandssignal ZSS0 abgegeben, dann muß das Schaltsignal SS unter dieser Voraussetzung das Syndrom S1 als richtig signalisieren. Die in Fig. 2 dargestellten Schalter SW3 und SW4 werden dann jeweils derart eingestellt, daß die als richtig signalisierten Syndrome zur Signalkorrekturstufe SKOR geleitet werden.

20

Gemäß den Figuren 3 und 6 wurden die Bittaktimpulse T als Zählimpulse herangezogen, weil derartige Bittaktimpulse im allgemeinen ohne zusätzlichen Aufwand verfügbar sind.

25

Es wäre aber grundsätzlich denkbar, beliebige andere Zählimpulse anstelle der Bittaktzählimpulse zu verwenden. Die jeweils verwendeten Zählimpulse beeinflussen jedoch die Zählfolgefrequenz des Zählers Z1 und die Dauer, innerhalb der die beiden extremen Zählerstände des Zählers Z1 erreichbar sind. Falls die beiden extremen Zählerstände nach relativ kurzer Zeit erreichbar sind, dann sprechen die Syndromkorrekturstufen SYNK/1, SYNK/2, SYNK/3 <sup>SYNK/4</sup> sehr empfindlich auf Änderungen der Binärwerte der Syndrome an, arbeiten aber relativ wenig stabil bei größeren Störungen, insbesondere bei Bündelstörungen. Je länger es dauert, bis die bei-

30

35

den extremen Zählerstände erreichbar sind, desto stabiler arbeiten die beschriebenen Syndromkorrekturstufen insbesondere bei Bündelstörungen und desto unempfindlicher reagieren sie auf Änderungen der beiden Syndrome. In der Praxis hat sich ein Kompromiß bewährt, bei dem die Zählerstände des Zählers Z1 einen Abstand von 16 Bittaktimpulsen T haben. Mindestens sollte dieser Abstand 4 und maximal sollte dieser Abstand 32 Bittaktimpulse T betragen.

- 10 4 Patentansprüche  
6 Figuren

- 21 -

FIG 3

78 P 2 3 9 3 BRD 2/3

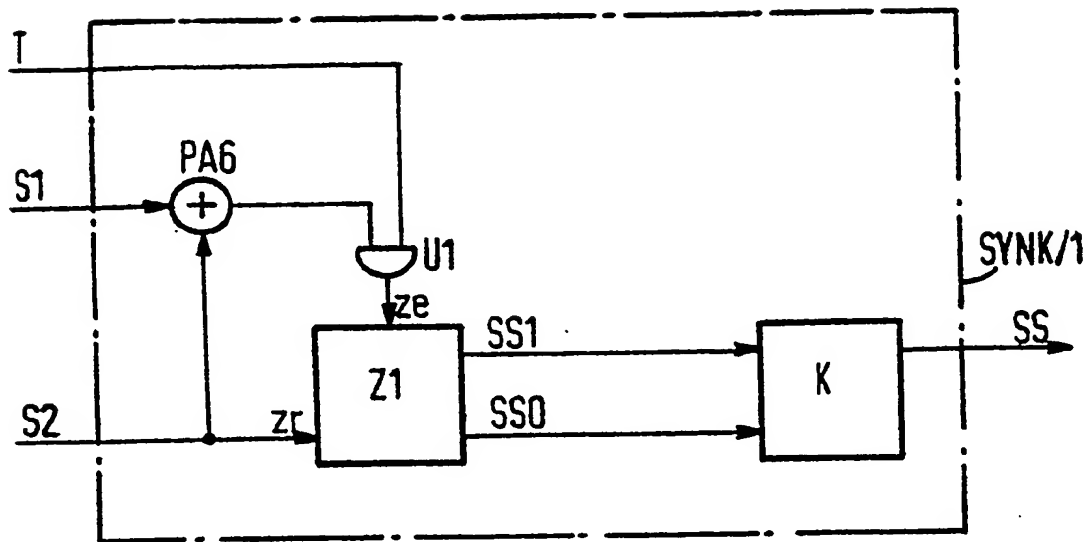
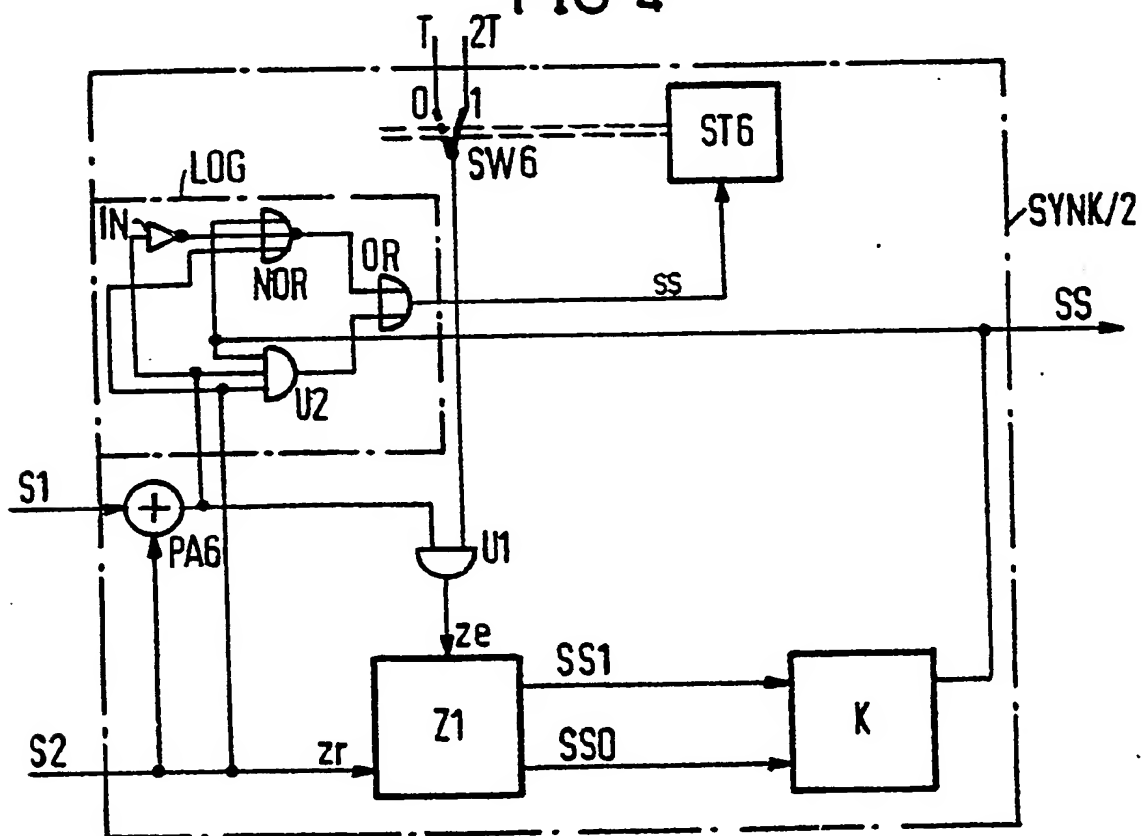


FIG 4



030018/0215

- 22 -

78 P 2 3 9 3 BRD 3/3

FIG 5

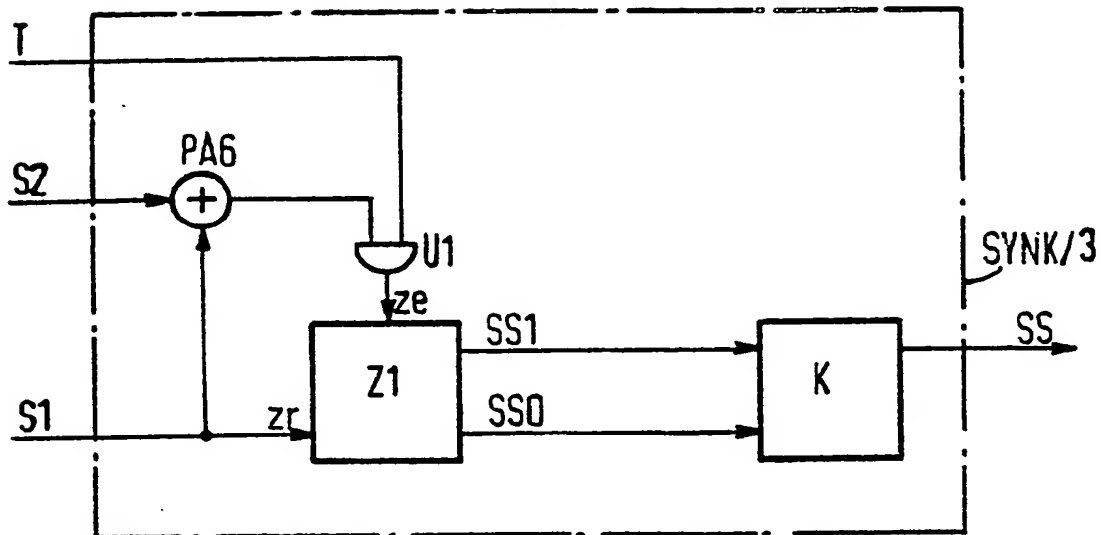
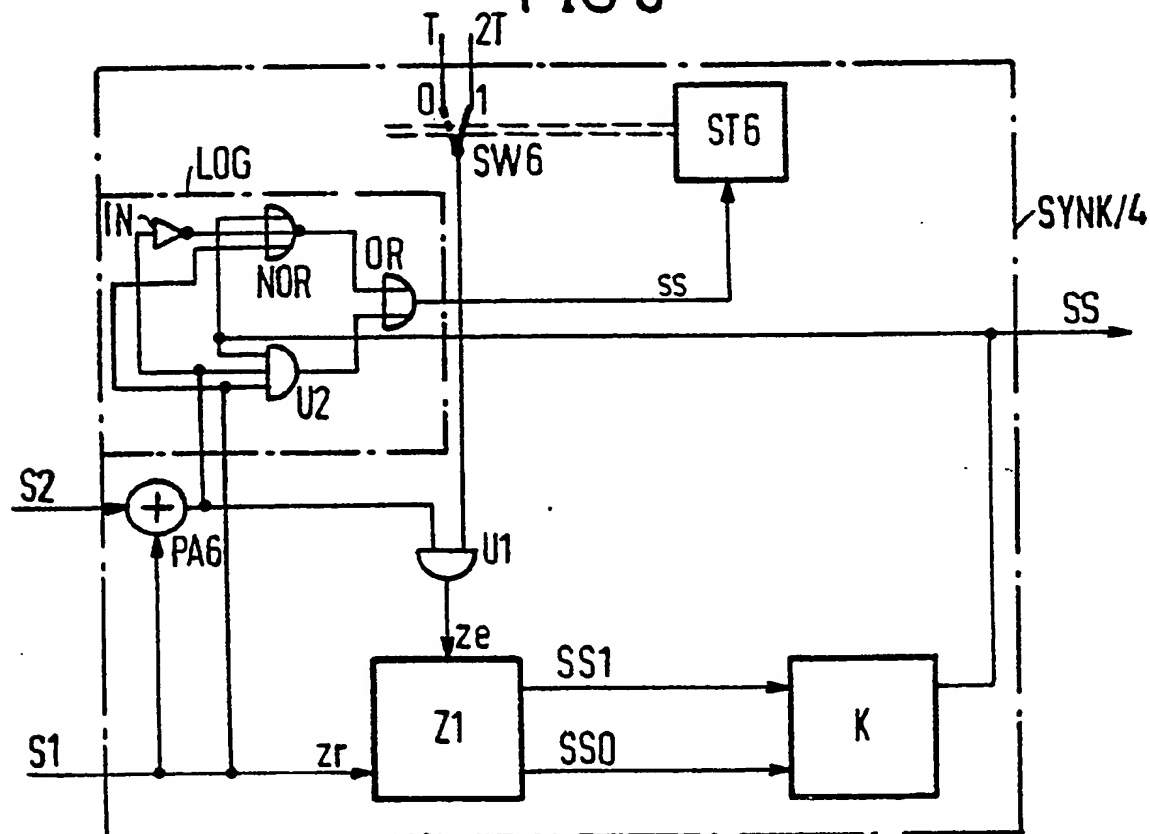


FIG 6



030018/0215

Zusammenfassung

Schaltungsanordnung zur Einphasung eines Codesicherungs-  
systems, dem eine mit einem rekurrenten Code codierte Nach-  
5 richt zugeführt wird, die abwechselnd aus je einem Infor-  
mationsbit bzw. Paritätsbit besteht. Dabei werden zwei  
Syndrome (S1, S2) erzeugt, von denen jeweils eines zur  
Korrektur der Nachricht herangezogen wird. Bei Ungleich-  
heit der beiden Syndrome wird die Zählrichtung eines Zähl-  
10 lers (Z1) mit einem der beiden Syndrome (S2) gesteuert  
und bei Erreichen eines vorgegebenen maximalen bzw. mini-  
malen Zählerstandes (ZSS1 bzw. ZSS0) wird das diesen Zähl-  
erständen zugeordnete Syndrom zur Korrektur der Nachricht  
herangezogen.  
15 (Fig. 3)



FIG 2

The diagram illustrates a digital signal processing system with two parallel processing channels. The top channel takes input  $I$  and processes it through a 5-bit shift register  $SR2$ , followed by a series of adders ( $PA2, PA3, PA4, PA5$ ) and a feedback loop with delay elements  $P1$  and  $P2$ . The bottom channel takes input  $I$  and processes it through a 5-bit shift register  $SR3$ , followed by a series of adders ( $PA4, PA5$ ) and a feedback loop with delay elements  $P2$  and  $P1$ . The outputs of both channels are combined in a block labeled  $S KOR$ . The system is controlled by a clock signal  $T$  and a sync signal  $SYN K$ . A feedback loop from the output of  $S KOR$  passes through a block  $K$  and a delay element  $ze$  to a block  $Z$ , which then feeds back into the input of the top channel via a switch  $SW5$ . The system also includes a block  $ST$  and a switch  $SW4$ .

INSDOCID: <DE\_\_\_2845385A1\_I\_>